

IN THE UNITEDIA TATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Yoshihisa SOEDA, et al.

GAU:

2621

SERIAL NO: 09/859,501

EXAMINER:

FILED:

May 18, 2001

FOR:

IMAGE READING DEVICE AND IMAGE FORMING APPARATUS

RECEIVED

REQUEST FOR PRIORITY

JAN 2 5 2002

ASSISTANT COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231

Technology Center 2600

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

JAPAN

2000-145878

May 18, 2000

Certified copies of the corresponding Convention Application(s)

- are submitted herewith
- will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- (A) Application Serial No.(s) were filed in prior application Serial No. filed; and
 - (B) Application Serial No.(s)
 - are submitted herewith
 - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND, MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No.

24,913

Fax. (703) 413-2220 (OSMMN 10/98)

Paul A. Sacher Registration No. 43,418



日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 5月18日

RECEIVED

出願番号 Application Number:

特願2000-145878

JAN 2 5 2002

Technology Center 2600

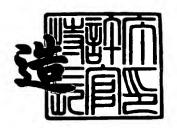
出 願 人
Applicant(s):

株式会社リコー

2001年 6月11日

特許庁長官 Commissioner, Japan Patent Office





【書類名】

特許願

【整理番号】

0000942

【提出日】

平成12年 5月18日

【あて先】

特許庁長官

近藤 隆彦 殿

【国際特許分類】

H04N 1/40

H04N 1/19

H04N 1/04

【発明の名称】

画像読取装置および画像形成装置

【請求項の数】

6

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社リコー内

【氏名】

添田 良久

【発明者】

【住所又は居所】

東京都大田区中馬込1丁目3番6号 株式会社リコー内

【氏名】

井上 義一

【特許出願人】

【識別番号】

000006747

【氏名又は名称】

株式会社リコー

【代表者】

桜井 正光

【代理人】

【識別番号】

100101177

【弁理士】

【氏名又は名称】

柏木 慎史

【電話番号】

03(5333)4133

【選任した代理人】

【識別番号】

100072110

【弁理士】

【氏名又は名称】

柏木明

【電話番号】

03(5333)4133

【選任した代理人】

【識別番号】 100102130

【弁理士】

【氏名又は名称】 小山 尚人

【電話番号】 03(5333)4133

【手数料の表示】

【予納台帳番号】 063027

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808802

【包括委任状番号】 0004335

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像読取装置および画像形成装置

【特許請求の範囲】

【請求項1】 空転送部を備えた光電変換素子と、

この光電変換素子の画素毎の出力信号をA/D変換するA/D変換器と、

このA/D変換器に設定するリファレンス電圧を可変する可変手段と、

前記光電変換素子の各画素の出力から黒補正基準データを検出する検出手段と

画像の読取の際に前記光電変換素子から得られる画素毎の出力信号を、前記可変手段で所定の前記リファレンス電圧に設定された前記A/D変換器によりA/D変換した後のデジタル画像データから、前記黒補正基準データを減算して黒シェーディング補正を行なう黒シェーディング補正手段と、

前記黒補正基準データを、前記黒補正基準データの検出の際における前記空転送部の出力レベルと前記画像の読取の際における前記空転送部の出力レベルとの 比率に応じて補正する補正手段と、

を備えている画像読取装置。

【請求項2】 光電変換素子と、

この光電変換素子の出力先に特定のタイミングで電圧を出力して前記光電変換素子の空転送部を作成する空転送部作成手段と、

この光電変換素子の画素毎の出力信号をA/D変換するA/D変換器と、

このA/D変換器に設定するリファレンス電圧を可変する可変手段と、

前記光電変換素子の各画素の出力から黒補正基準データを検出する検出手段と

画像の読取の際に前記光電変換素子から得られる画素毎の出力信号を、前記可変手段で所定の前記リファレンス電圧に設定された前記A/D変換器によりA/D変換した後のデジタル画像データから、前記黒補正基準データを減算して黒シェーディング補正を行なう黒シェーディング補正手段と、

前記黒補正基準データを、前記黒補正基準データの検出の際における前記空転送部の出力レベルと前記画像の読取の際における前記空転送部の出力レベルとの

比率に応じて補正する補正手段と、

を備えている画像読取装置。

【請求項3】 前記光電変換素子は、原稿からの反射光を等倍型光学系を介して受光する等倍密着型センサである請求項1または2に記載の画像読取装置。

【請求項4】 前記補正手段は、

前記黒シェーディング補正直前の前記光電変換素子の出力レベルを空転送部の 特定領域について加算する第1の加算回路と、

前記画像の読取の際における前記光電変換素子の出力レベルを空転送部の特定 領域について加算する第2の加算回路と、

この第2の加算回路で加算後の値と前記黒補正基準データとを乗算する乗算回路と、

この乗算後の値を前記第1の加算回路で加算後の値で除算し、その除算結果を 前記補正後の前記黒補正基準データとして出力する除算回路と、

を備えている請求項1~3のいずれかの一に記載の画像読取装置。

【請求項5】 前記補正手段は、

前記黒シェーディング補正直前の前記光電変換素子の出力レベルを空転送部の 特定領域について加算する第1の加算回路と、

前記画像の読取の際における前記光電変換素子の出力レベルを空転送部の特定 領域について加算する第2の加算回路と、

この第2の加算回路で加算後の値と前記黒補正基準データとを乗算し、また、 この乗算後の値を前記第1の加算回路で加算後の値で除算し、その除算結果を前 記補正後の前記黒補正基準データとして出力するマイコンと、

を備えている請求項1~3のいずれかの一に記載の画像読取装置。

【請求項6】 請求項1~5のいずれかの一に記載の画像読取装置を備え、

この画像読取装置で読み取った画像データに基づいて用紙上に画像の形成を行なう画像形成装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

この発明は、光電変換素子の出力をA/D変換する際のリファレンス電圧が可変する画像読取装置および画像形成装置に関する。

[0002]

【従来の技術】

一般に、画像読取装置は、光源により原稿を露光し、原稿からの反射光をCCDイメージセンサに結像させることで画像を読み取り、その読み取ったアナログ画像データを、例えば8ビットのデジタル値にA/D変換している。

[0003]

この際、CCDイメージセンサの各画素の感度のばらつきや暗電流による信号成分のばらつきがあっても、A/D変換器のダイナミックレンジを広く取れるように、通常は、白シェーディング補正機能や黒シェーディング補正機能を持たせており、これらの機能に関しては各種の提案がなされている(例えば、特開昭62-235871号公報、特開昭63-18763号公報、特開平9-9056号公報、特開平11-27522号公報等参照)。

[0004]

ここで、特に黒シェーディング補正に着目すると、最も一般的な縮小光学系を介して原稿の画像が結像されるCCDイメージセンサを用いた画像読取装置では、CCDイメージセンサ自体がその一部に常に遮光された黒ダミー画素を有していれば、黒シェーディング補正に用いる黒ダミー出力が常に可能であり、1ライン毎に常に黒シェーディング用の基準黒レベルのデータ(黒補正用データ)を有していることになる。このため、読み取ったアナログ画像信号をA/D変換するA/D変換器のリファレンス電圧の上限値を、画像データのピーク値に追従させる地肌除去機能(これにより画像データから原稿の地肌濃度をカットする機能)を持たせる場合のように、A/D変換器のリファレンス電圧が可変される場合であっても、可変されるリファレンス電圧に対応して黒シェーディング用の黒補正用データも可変可能となる。

[0005]

このように、1ライン毎に黒補正用データを有していれば、地肌除去機能のようにA/D変換のリファレンス電圧が可変する機能の場合でも、リファレンス電

圧に対応して黒補正用データも可変可能な構成になっていた。

[0006]

【発明が解決しようとする課題】

しかし、1ライン毎に黒補正用データを持っていないCCDイメージセンサを使用した画像読取装置や、全画素補正を行なうシステムの場合では、白基準板や原稿読み取り前の光源の消灯期間に、ある固定のリファレンス電圧をA/D変換器に与えて、CCDイメージセンサから画像を取り込むことにより、黒補正用データを1ライン分生成してメモリ等に記憶しておく必要がある。このためA/D変換に用いるリファレンス電圧を可変して原稿を読み取るシステムの場合や、白基準板の読取の際と原稿の読取の際とでA/D変換用に異なるリファレンス電圧を使用するシステムの場合では、黒補正用データをデジタルデータで保持しているため、リファレンス電圧に対応した黒補正用データが得られないという不具合があった。

[0007]

すなわち、数式で説明すると、8bitのA/D変換器を用いてリファレンス電 EVref0で、アナログの黒レベル電圧Vbを読み取ったときのデジタルの黒レベル値D0_bは、

 $D0_b = INT [Vb/Vref0 \times 255] \qquad \cdots \qquad (1)$

(INT []: []内の小数点以下を四捨五入)

と表され、黒補正用データD0_bとして所定のメモリに蓄積される。また、(1) 、式より、黒補正用データD0_bはVrefに依存することがわかる。

[0008]

ここで、黒シェーディング補正後の画像データDshbは、黒シェーディング補 正前の画像データをD0 Gとすると、

 $D shb = D O_G - D O_b$

として計算されるが、このとき原稿の読み取りレベル電圧をVw、そのときのA /D変換用のリファレンス電圧をVref1とすると、

Dshb = INT $[Vw/Vref1 \times 255]$ - INT $[Vb/Vref0 \times 255]$

... (2)

となり、黒レベルの検出時と原稿の読み取り時とで、A/D変換に異なるリファレンス電圧を用いて読み取ったデータを使用してそれぞれ計算を行なうため、正確に計算ができていないことがわかる。

[0009]

この発明の目的は、A/D変換用のリファレンス電圧が変わる場合であっても、リファレンス電圧に応じた黒補正基準データが得られるようにして、黒レベル 補正を正確に行なうことができるようにすることである。

[0010]

この発明の別の目的は、光電変換素子が空転送部を有しないタイプのものであっても、このような正確な黒レベル補正を行なうことができるようにすることである。

[0011]

この発明の別の目的は、1ラインごとに黒補正基準データを持たない等倍密着型センサにおいて、黒補正基準データの検出の際と画像の読取の際とでA/D変換のリファレンス電圧が異なっていても、黒レベル補正を正確に行なうことができるようにすることである。

[0012]

この発明の別の目的は、これらを簡易な回路構成で実現することである。

[0013]

【課題を解決するための手段】

請求項1に記載の発明は、空転送部を備えた光電変換素子と、この光電変換素子の画素毎の出力信号をA/D変換するA/D変換器と、このA/D変換器に設定するリファレンス電圧を可変する可変手段と、前記光電変換素子の各画素の出力から黒補正基準データを検出する検出手段と、画像の読取の際に前記光電変換素子から得られる画素毎の出力信号を、前記可変手段で所定の前記リファレンス電圧に設定された前記A/D変換器によりA/D変換した後のデジタル画像データから、前記黒補正基準データを減算して黒シェーディング補正を行なう黒シェーディング補正手段と、前記黒補正基準データを、前記黒補正基準データの検出の際における前記空転送部の出力レベルと前記画像の読取の際における前記空転

送部の出力レベルとの比率に応じて補正する補正手段と、を備えている画像読取 装置である。

[0014]

したがって、黒補正基準データの検出の際と画像の読取の際とでA/D変換の リファレンス電圧が異なっていても、黒レベル補正を正確に行なうことができる

[0015]

請求項2に記載の発明は、電変換素子と、この光電変換素子の出力先に特定のタイミングで電圧を出力して前記光電変換素子の空転送部を作成する空転送部作成手段と、この光電変換素子の各画素毎の出力信号をA/D変換するA/D変換器と、このA/D変換器に設定するリファレンス電圧を可変する可変手段と、前記光電変換素子の各画素の出力から黒補正基準データを検出する検出手段と、画像の読取の際に前記光電変換素子から得られる画素毎の出力信号を、前記可変手段で所定の前記リファレンス電圧に設定された前記A/D変換器によりA/D変換した後のデジタル画像データから、前記黒補正基準データを減算して黒シェーディング補正を行なう黒シェーディング補正手段と、前記黒補正基準データを、前記黒補正基準データの検出の際における前記空転送部の出力レベルと前記画像の読取の際における前記空転送部の出力レベルとの比率に応じて補正する補正手段と、を備えている画像読取装置である。

[0016]

したがって、黒補正基準データの検出の際と画像の読取の際とでA/D変換のファレンス電圧が異なっていても、黒レベル補正を正確に行なうことができる。 しかも、光電変換素子の空転送部を有しないタイプのものであっても、このような正確な黒レベル補正を行なうことができる。

[0017]

請求項3に記載の発明は、請求項1または2に記載の画像読取装置において、 前記光電変換素子は、原稿からの反射光を等倍型光学系を介して受光する等倍密 着型センサである。

[0018]

したがって、1ラインごとに黒補正基準データを持たない等倍密着型センサにおいて、黒補正基準データの検出の際と画像の読取の際とでA/D変換のリファレンス電圧が異なっていても、黒レベル補正を正確に行なうことができる。

[0019]

請求項4に記載の発明は、請求項1~3のいずれかの一に記載の画像読取装置において、前記補正手段は、前記黒シェーディング補正直前の前記光電変換素子の出力レベルを空転送部の特定領域について加算する第1の加算回路と、前記画像の読取の際における前記光電変換素子の出力レベルを空転送部の特定領域について加算する第2の加算回路と、この第2の加算回路で加算後の値と前記黒補正基準データとを乗算する乗算回路と、この乗算後の値を前記第1の加算回路で加算後の値で除算し、その除算結果を前記補正後の前記黒補正基準データとして出力する除算回路と、を備えている。

[0020]

したがって、簡易な回路構成で、請求項1~3のいずれかの一に記載の画像読取装置を実現することができる。

[0021]

請求項5に記載の発明は、請求項1~3のいずれかの一に記載の画像読取装置において、前記補正手段は、前記黒シェーディング補正直前の前記光電変換素子の出力レベルを空転送部の特定領域について加算する第1の加算回路と、前記画像の読取の際における前記光電変換素子の出力レベルを空転送部の特定領域について加算する第2の加算回路と、この第2の加算回路で加算後の値と前記黒補正基準データとを乗算し、また、この乗算後の値を前記第1の加算回路で加算後の値で除算し、その除算結果を前記補正後の前記黒補正基準データとして出力するマイコンと、を備えている。

[0022]

したがって、簡易な回路構成で、請求項1~3のいずれかの一に記載の画像読取装置を実現することができる。

[0023]

請求項6に記載の発明は、請求項1~5のいずれかの一に記載の画像読取装置

を備え、この画像読取装置で読み取った画像データに基づいて用紙上に画像の形成を行なう画像形成装置である。

[0024]

したがって、請求項1~5のいずれかの一に記載の発明と同様の作用、効果を 奏する。

[0025]

【発明の実施の形態】

[発明の実施の形態1]

図1は、この発明の実施の形態1であるイメージスキャナの概略構成を示す断面図である。このイメージスキャナ1は、画像読取装置周知の構成のフラットベッドスキャナ2 (構成の詳細は省略する)を備え、このフラットベッドスキャナ2上にはADF(オート・ドキュメント・フィーダ)3が設けられている。

[0026]

ADF3は、原稿4を積載するトレイ5を備え、このトレイ5に載置された原稿4は、周知の機構により1枚づつ分離され、搬送路6を搬送されて、コンタクトガラス7上でフラットベッドスキャナ2により表面の画像を読み取られる。表面の画像を読み取られた後の原稿4は、排紙トレイ10に排出される。

[0027]

また、搬送路6の途上には密着イメージセンサ8が配置され、搬送路6を搬送 される原稿4を露光走査して、原稿4の裏面の画像を読み取る。

[0028]

この密着イメージセンサ8による原稿4の読み取り動作を行なう前に、密着イメージセンサ8内に内蔵されている露光走査用の光源(図2に示すLEDアレイ11)自身のバラツキや、温度、経時変下によるバラツキ、光源や光電変換素子(図2に示すセンサ12)等の主走査方向における1ラインのバラツキを補正するための白基準となる白基準板9が密着イメージセンサ8の対向面に設けられている。密着イメージセンサ8は、原稿4からの反射光を等倍型光学系を介して受光する等倍密着型センサである。この白基準板9を密着イメージセンサ8で読み取るとき、密着イメージセンサ8からの読み取り出力のピーク値が、あらかじめ

定められた目標値になるように、密着イメージセンサ8内の利得可変増幅器の利得を可変して調整する。白基準を白基準板9から読み取った後に、原稿4が搬送され、原稿4の画像データを密着イメージセンサ8で読み取る。

[0029]

図2は、密着イメージセンサ8を含む画像読み取りユニットの電気的な接続を 示すブロック図である。図2において、光源であるLEDアレイ11により白基 準板9または原稿4が照射されると、光電変換素子であるセンサ12,12,… で読み取られる。各センサ12から出力される画像データは、サンプルホールド 回路(S/H)13,13,…でサンプリングされ、次のサンプリングまで保持 される。このサンプルホールド回路13の出力は、A/D変換器14,14,… の入力端子Vinに入力される。A/D変換器14のもう一方の入力端子である Vrefには基準となる値が入力され、その基準値に対して入力Vinがどの位の レベルに達しているかが判断されて、入力端子Vinへの入力電圧がA/D変換 され、デジタル画像データとして出力される。A/D変換器14より出力された デジタル画像データは、1チップのセンサで読み取った場合と同じになるように 画像データの並びを揃えるためのインライン化処理をインライン化回路15で行 った後、黒シェーディング補正手段である黒補正回路16において、あらかじめ 記憶されていた黒補正基準データを画像データから減算することにより黒シェー ディング補正がなされる。この黒シェーディング補正後の画像データは、シェー ディング補正回路17で、白基準板9から読み取ったシェーディングデータに基 づいて白シェーディング補正され、図示しない信号処理部へ出力される。また、 インライン化回路15から出力された画像データは、可変手段であるリファレン スコントロール回路18にも入力される。

[0030]

図3は、リファレンスコントロール回路18のブロック図である。図3に示すように、インライン化回路15で1ラインに合成されたデジタル画像データは、平均値回路21でノイズを除去される。平均値回路21でノイズを除去された画像データは、コンパレータ22で、あらかじめ設定されている比較値と比較される。そして、比較値より高い場合はHレベル信号が出力され、低い場合はLレベ

ル信号が出力される。この出力されたHレベル信号やLレベル信号は、D/A変換器23でアナログデータに変換され、そのピーク値がピーク・ホールド(P/H)回路24で検出されて、A/D変換器14の基準電圧(Vref)として用いられる。

[0031]

ここで、 A/D変換器 1 4 の基準電圧 (Vref) に用いられる電圧は 3 種類用意されており、イメージスキャナ1のモードによって使い分ける。原稿 4 の地肌の濃度を除去する地肌除去機能を使用するモードの場合は、前記したように、ピーク・ホールド回路 2 4 の出力値 (基準電圧 Vref_AE) が A/D変換器 1 4 の Vrefに使用される。また、地肌除去機能を使用しないモードの場合は、白基準板9 用および原稿 4 用にそれぞれ予め設定された白板用電圧、原稿用電圧が、D/A変換器 2 5,26でD/A変換されて、基準電圧 Vref_G,Vref_Wとなり、A/D変換器 1 4 の基準電圧 Vrefとして使用される。これら 3 つの基準電圧 Vref_AE, Vref_G,Vref_Wの切替えは、それぞれ、ゲート信号発生回路 1 9 (図2参照)から出力するゲート信号WTGT,DOGGT,AEMODEによりスイッチ 2 7,2 8,2 9 を択一的に閉じることで行なう。

[0032]

なお、ゲート信号PWINDは平均値回路21における原稿4の地肌の読取期間を決める信号であり、ゲート信号SHGT、SFGATE(何れも図5を参照)はシェーディング補正回路17における白シェーディング補正に関する制御信号である。また、インバータ30でゲート信号AEMODEを反転した信号でスイッチ31を開閉し、ピーク・ホールド回路24をGNDと接続してリセットする。そのほか、図2、図3に示す回路の詳細については、特開平9-224156号公報を参照のこと。

[0033]

(前者が黒レベル電圧Vbを読み取ったときの、後者が原稿4の読み取りレベル電圧Vwを読み取ったときのリファレンス電圧)とすると、

$$Dshb0 = D0_G - D0_b \times Vref0 / Vref1 \qquad \cdots \qquad (3)$$

と演算処理することで、

 $Dshb0 = INT [Vw/Vref1 \times 255] - INT [Vb/Vref0 \times 255]$ $\times Vref0/Vref1$

- $= INT [Vw/Vref1 \times 255] INT [Vb/Vref1 \times 255]$
- $= INT [(Vw-Vb)/Vref1\times255] \cdots (4)$

として、A/D変換器14,14…のリファレンス電圧Vrefに応じた黒補正基準データが得られることがわかる。

[0034]

そこで、8bitのA/D変換器14,14,…のリファレンス電圧がVref0のときに、センサ12,12,…の空転送部(画像の読取に関与しない常に遮光された黒ダミー画素)のアナログの出力である空転送レベル電圧Vt1を読み取ったときのデジタルの黒レベル値D0_t1は、

$$D0_t1 = INT [Vt1/Vref0 \times 255] \qquad \cdots \qquad (5)$$

(INT []: []内の小数点以下を四捨五入)

8 bitのA/D変換器14,14,…のリファレンス電圧がVref1のときに、 アナログの空転送レベル電圧Vt1を読み取ったときのデジタルの黒レベル値D0_ t2は、

$$D0_t2 = INT [Vt1/Vref1 \times 255] \qquad \cdots \qquad (6)$$

(INT []: []内の小数点以下を四捨五入)

とすると、

 $Vref0/Vref1=D0_t2/D0_t1=\Sigma D0_t2/\Sigma D0_t1$ となり、(3)式中のリファレンス電圧の比"Vref0/Vref1"は、センサ 1.2

, 12,…の空転送部の読取データの比で表すことができる。

[0035]

よって、リファレンス電圧 V ref0で、アナログの黒レベル電圧 V b を読み取ったときのデジタル黒レベル値 D 0_b に対して、リファレンス電圧 V ref1で、アナ

(7)

ログの黒レベル電圧Vbを読み取ったときのデジタル黒レベル値D0_bwは、

$$D0_bw = D0_b \times \Sigma D0_t 2 / \Sigma D0_t 1$$

となる(加算値の比を取るのは誤差を抑制するためである)。

[0036]

つまり、空転送部の読取データに応じて、リファレンス電圧Vrefに対応した 黒補正基準データが得られるようになり、リファレンス電圧の比をデジタル量と して検出し演算することにより、簡単に実現できることがわかる。

[0037]

そこで、この手法を実現した黒シェーディング補正を行なう黒補正回路16について説明する。図4は黒補正回路16の回路構成を示すブロック図、図5は各信号のタイミングチャートである。

[0038]

まず、原稿4がADF3により給紙されると、図5に示すように、ゲート信号 SLEAD (白基準板9の読み取り範囲を示す信号)がマイコン20から出力され、その後、LEDアレイ11を点灯する光源点灯信号LED_ONがゲート信号発生回路19によりアクティブになる。この場合、ゲート信号SLEADがアクティブになってから、光源点灯信号LED_ONがアクティブになる(LEDアレイ11を点灯させる)までのnライン分(L1の期間)のゲート信号BKG Tのアクティブ期間に黒補正基準データを確保させている。

[0039]

このL1時間内のA/D変換器14,14,…のリファレンス電圧Vrefとしては、リファレンスコントロール回路18により、リファレンス電圧Vref_Gが選択されている(ゲート信号DOCGTがアサートである)。

[0040]

黒補正基準データの確保は、黒補正回路16で行われ、ゲート信号BKGTが アサート期間中に、図4に示すように、検出手段である平均値回路41により1 画素毎に平均値処理を行い、

D0 b (n) = Σ D0(n)/L1

但し、D0_b(n) : n 画素目の黒補正基準データ

特2000-145878

D0(n) : n 画素目の読取データ

 $\Sigma DO(n)$: DO(n)の1からL1までの各ラインの加算値

を求め、この求めた黒補正基準データをメモリ42に蓄積する。

[0041]

このとき、黒補正基準データを読み込む直前のセンサ12,12,…の空転送部の出力レベルをVADJGTのアサート時に第1の加算回路である加算回路48に取り込み、加算回路48で加算処理し、BKGTのアサートエッジで、その加算結果をラッチ49に保持しておく。よって、ラッチ49には、リファレンス電圧Vref_Gであるときの値が保持される。また、空転送部の出力レベルをVADJGTのアサート時に第2の加算回路である加算回路43に取り込み、加算回路43で加算処理している。ここでVADJGTは1ライン周期毎に空転送部にアサート(例えば16画素クロック周期程度の期間)される信号である。そして、BKGTがネゲートされると同時に、黒補正基準データの生成が終了し、LEDアレイ11が点灯する。

[0042]

次に、白基準板9の読取動作期間を示すSLEAD信号がアサートしているときに、リファレンス電圧Vrefとして、白基準板9用の電圧であるVref_wが選択されて(ゲート信号WTGTがアサートされる)、白基準板9の読取が開始され、SLEAD信号に包含されているWTGTのアサート期間中に白シェーディングデータが生成される。このように、白基準板9の読み取りの際にリファレンス電圧VrefをVref_GとVref_wとの間で変更するのは、白基準板9のばらつきを吸収するためである。

[0043]

そして、このとき、黒レベル値を検出したときのリファレンス電圧Vref_Gとは異なるリファレンス電圧Vref_wを、A/D変換器14,14,…に与えて有効データを読み取っていることがわかる。

[0044]

これで(7)式で必要なデータはそろったことになるので、まず、乗算回路 4 4 で、 $D1_b = D0_b \times \Sigma D0_t2$

の計算を行い(Σ D0_t2の値は加算回路 4 3 から与えられる)、さらに除算回路 4 5 で、

 $D2_b = D1_b/\Sigma D0_t1$

が計算され(Σ D0_t1の値は加算回路 4 8で与えられる)、(3)式の第 2 項が求められ、さらに減算回路 4 6 により、

 $D shb = D0_G - D2_b$

が計算され、(3)式の計算が完結する。このように、加算回路43、48、ラッチ49、乗算回路44、除算回路45により、補正手段を実現している。

[0045]

なお、この場合に、乗算回路44、除算回路45、ラッチ49をマイコン47 で代用し、減算回路46に黒レベル値を出力するようにしてもよい(図6参照)

[0046]

この後、SLEAD信号がネゲートされ、白基準板9の読取が終了する。すると、リファレンス電圧Vrefは、再びVref_Gが選択され(ゲート信号DOCGTがアサートされる)、原稿4が読み取り位置に搬送されると、原稿4の有効読取範囲を示すSSCAN信号がアサートされて原稿4が読み取られ、読み取られた原稿4の画像データに対して黒補正/白シェーディング補正処理を施した後に、図示しない信号処理部に出力される。

[0047]

以上のように構成することにより、黒補正基準データを読み取ったときとは異なるリファレンス電圧Vrefで原稿4の読取を行っても、黒レベル補正を正確に行なうことができる。

[0048]

なお、前記の例では、黒補正基準データの読取の際と原稿4の読取の際とで、同じリファレンス電圧を用いて読取を行っているが、(3)式を見てもわかるとおり、原稿4(有効データ)を読み取っている時のリファレンス電圧Vref_Gを使用して黒補正基準データを補正しているため、黒補正基準データの読取時と原

稿読取時とでリファレンス電圧値が異なっていたとしても、原稿4の読取時にリファレンス電圧が変動するような読取方式を採用していたとしても、前記のような回路構成で精度良く黒シェーディング補正が可能となる。

[0049]

[発明の実施の形態2]

別例である発明の実施の形態を発明の実施の形態2として説明する。

[0050]

この発明の実施の形態が発明の実施の形態1と相違するのは、図7に示すように、センサ12,12,…には、空転送部が設けられておらず、可変電圧発生回路51、スイッチ52が設けられていて、スイッチ52をVCHGT信号で切替えるようにしたことである。その他の内容については発明の実施の形態1と同様であり、同一の符号を用いて、詳細な説明を省略する。

[0051]

この発明の実施の形態2では、VCHGT信号のアサートによりスイッチ52を切替えて、可変電圧発生回路51から所定の大きさの電圧をセンサ12,12,…の出力先に出力することで、空転送部が設けられていないセンサ12,12,…に空転送部を設け、空転送部作成手段を実現している。

[0052]

したがって、センサ12,12,…が空転送部を有しないタイプのものであっても、正確な黒レベル補正を行なうことができる。

[0053]

[発明の実施の形態3]

別例である発明の実施の形態を発明の実施の形態3として説明する。

[0054]

図8は、この発明の実施の形態3である複写機61の概略構成を示すブロック 図である。この複写機61は、この発明の画像形成装置を実施するものである。 図8に示すように、この複写機61は、発明の実施の形態1または2のイメージ スキャナ1と、このイメージスキャナ1で読み取った原稿4の画像データに基づ いて用紙上に画像の形成を行なうプリンタ62とを備えている。プリンタ62の 印刷方式は、電子写真方式のほか、インクジェット方式、昇華型熱転写方式、銀 塩写真方式、直接感熱記録方式、溶融型熱転写方式など、種々の方式を用いるこ とができる。

[0055]

【発明の効果】

請求項1に記載の発明は、黒補正基準データの検出の際と画像の読取の際とでA/D変換のリファレンス電圧が異なっていても、黒レベル補正を正確に行なうことができる。

[0056]

請求項2に記載の発明は、黒補正基準データの検出の際と画像の読取の際とで A/D変換のリファレンス電圧が異なっていても、黒レベル補正を正確に行なう ことができる。しかも、光電変換素子が空転送部を有しないタイプのものであっても、このような正確な黒レベル補正を行なうことができる。

[0057]

請求項3に記載の発明は、請求項1または2に記載の画像読取装置において、 1ラインごとに黒補正基準データを持たない等倍密着型センサにおいて、黒補正 基準データの検出の際と画像の読取の際とでA/D変換のリファレンス電圧が異 なっていても、黒レベル補正を正確に行なうことができる。

[0058]

請求項4に記載の発明は、請求項 $1\sim3$ のいずれかの一に記載の画像読取装置において、簡易な回路構成で、請求項 $1\sim3$ のいずれかの一に記載の画像読取装置を実現することができる。

[0059]

請求項5に記載の発明は、請求項1~3のいずれかの一に記載の画像読取装置において、簡易な回路構成で、請求項1~3のいずれかの一に記載の画像読取装置を実現することができる。

[0060]

請求項6に記載の発明は、請求項1~5のいずれかの一に記載の発明と同様の作用、効果を奏する。

【図面の簡単な説明】

【図1】

この発明の実施の形態1である画像読取装置の概略構成を示す断面図である。

【図2】

前記画像読取装置の画像読み取りユニットの電気的な接続を示すブロック図である。

【図3】

前記画像読み取りユニットのリファレンスコントロール回路の回路構成を示す ブロック図である。

【図4】

前記画像読み取りユニットの黒補正回路の回路構成を示すブロック図である。

【図5】

前記画像読取装置の各信号のタイミングチャートである。

【図6】

前記黒補正回路の他の構成例を示すブロック図である。

【図7】

この発明の実施の形態2である画像読取装置の画像読み取りユニットの電気的な接続を示すブロック図である。

【図8】

この発明の実施の形態3である複写機の概略構成を示すブロック図である。

【符号の説明】

- 1 画像読取装置
- 8 光電変換素子
- 14 A/D変換器
- 16 黒シェーディング補正手段
- 18 可変手段
- 41 検出手段
- 43 第2の加算回路、補正手段
- 44 乗算回路、補正手段

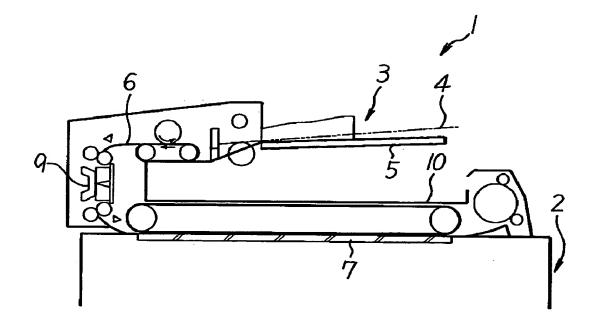
特2000-145878

- 45 除算回路、補正手段
- 47 マイコン、補正手段
- 48 第1の加算回路、補正手段
- 4 9 補正手段
- 6 1 画像形成装置

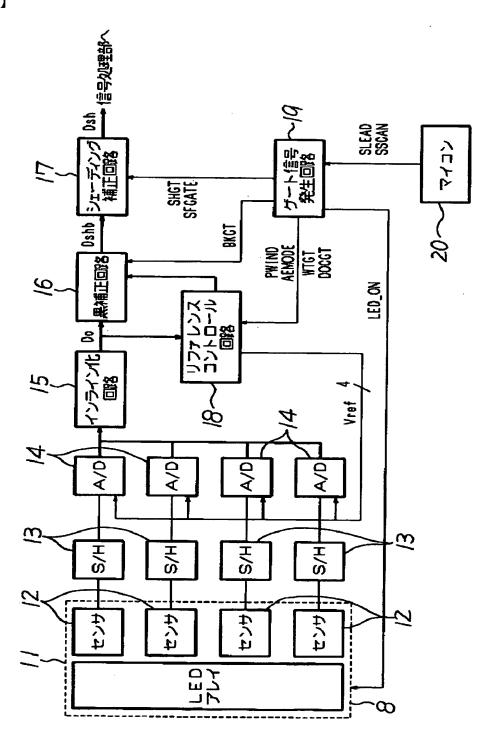
【書類名】

図面

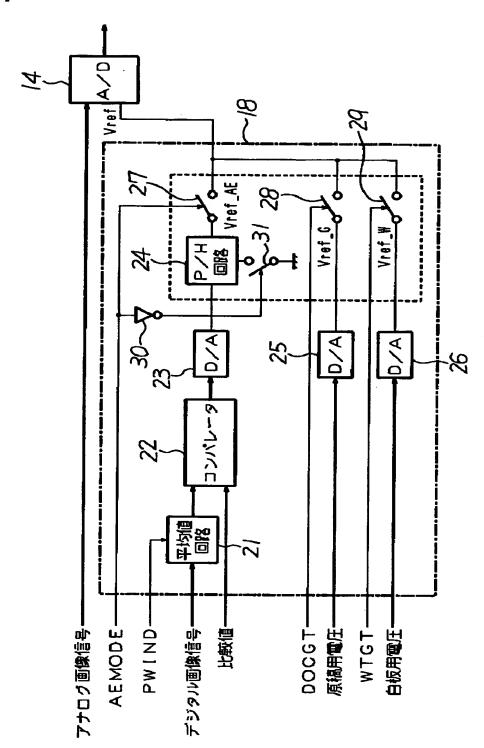
【図1】



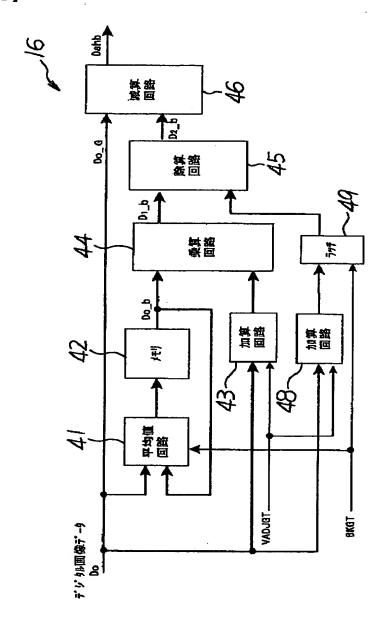
【図2】



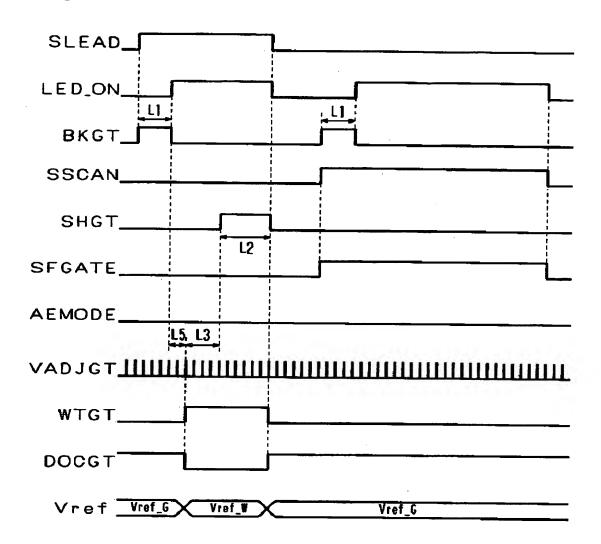
【図3】



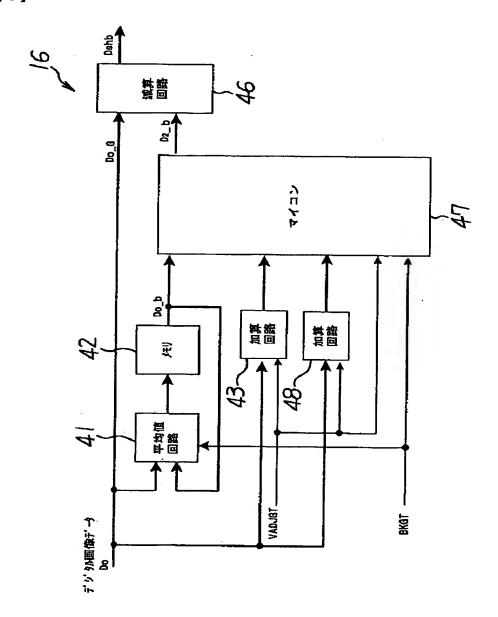
【図4】



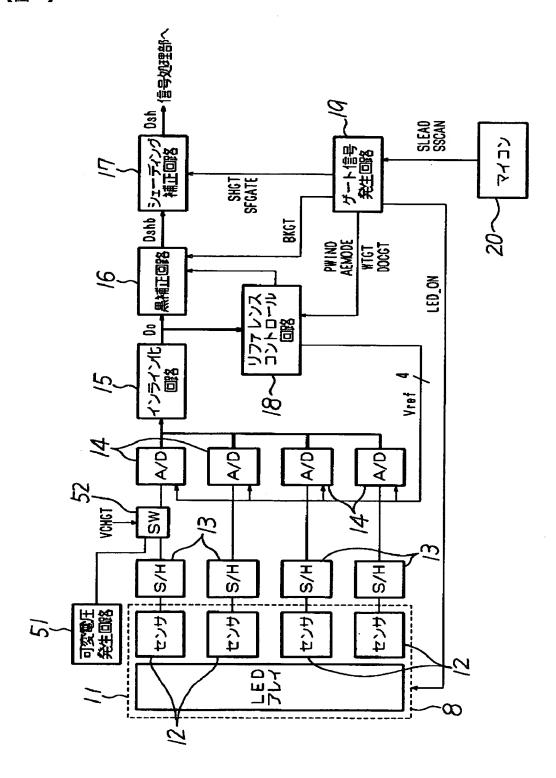




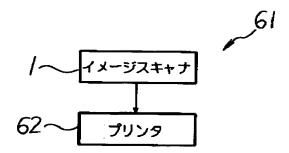
【図6】



【図7】



【図8】



特2000-145878

【書類名】

要約書

【要約】

【課題】

【解決手段】 黒シェーディング補正後の画像データをDshb0、黒シェーディング補正前の画像データをD0_G、アナログの黒レベル電圧Vbを読み取ったときのデジタルの黒レベル値をD0_b、画像データをA/D変換するA/D変換器のリファレンス電圧をVref0、Vref1(前者が黒レベル電圧Vbを読み取ったときの、後者が原稿の読み取りレベル電圧Vwを読み取ったときのリファレンス電圧)とすると、"Dshb0 = D0_GーD0_b×Vref0/Vref1"となる。そこで、メモリ42に記憶されている黒レベル値D0_bを、加算回路43、48、乗算回路44、除算回路45による演算で補正して、この補正後の黒補正基準データD2_bを求め、この黒補正基準データD2_bにより画像データDshb0を求める。

【選択図】

図4



出願人履歴情報

識別番号

[000006747]

1. 変更年月日

1990年 8月24日

[変更理由] 新規登録

住 所

東京都大田区中馬込1丁目3番6号

氏 名 株式会社リコー